



## PATENT ABSTRACTS OF JAPAN

(11) Publication number: **2003007004 A**

(43) Date of publication of application: 10.01.03

(51) Int. Cl.

**G11B 20/14**  
**G11B 7/005**

(21) Application number: 2001184667

(71) Applicant: **SONY CORP**

(22) Date of filing: 19.06.01

(72) Inventor: **NAKADA SUNAO**

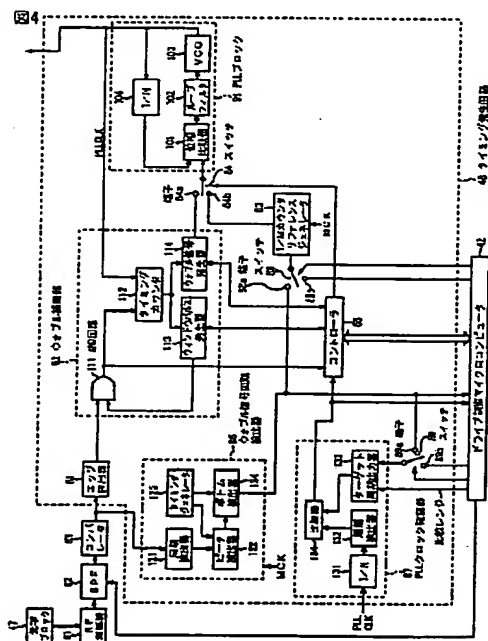
**(54) INFORMATION RECORDING AND  
REPRODUCING DEVICE/METHOD, RECORDING  
MEDIUM AND PROGRAM**

(57) Abstract:

**PROBLEM TO BE SOLVED:** To widen the lead-in frequency of a PLL block.

**SOLUTION:** A wobble signal period detector 86 detects the period of a wobble signal, that is a rotational speed, supplied from a comparator 63 and outputs it to a 1/M counter reference generator 83. The generator 83 generates the signal of the lead-in frequency of the PLL block 91 based on a signal inputted from the detector 86 and outputs it to the block 91. The block 91 is capable of generating the PLL clock corresponding to the rotational speed of a disk based on a signal inputted from the generator 83 even in a state where the rotational speed of the disk does not reach a regulated speed.

**COPYRIGHT: (C)2003,JPO**



(19)日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開2003-7004

(P2003-7004A)

(43)公開日 平成15年1月10日 (2003.1.10)

(51)Int.Cl.<sup>7</sup>  
G 1 1 B 20/14  
7/005

識別記号  
3 5 1

F I  
G 1 1 B 20/14  
7/005

テマコード\*(参考)

3 5 1 A 5 D 0 4 4  
Z 5 D 0 9 0

審査請求 未請求 請求項の数 8 O L (全 20 頁)

(21)出願番号 特願2001-184667(P2001-184667)

(22)出願日 平成13年6月19日 (2001.6.19)

(71)出願人 000002185

ソニー株式会社

東京都品川区北品川6丁目7番35号

(72)発明者 中田 直

東京都品川区北品川6丁目7番35号 ソニ  
ー株式会社内

(74)代理人 100082131

弁理士 稲本 義雄

Fターム(参考) 5D044 AB05 AB07 BC04 CC06 DE32

DE78 GM01 GM12 GM18

5D090 AA01 BB04 CC04 DD03 FF07

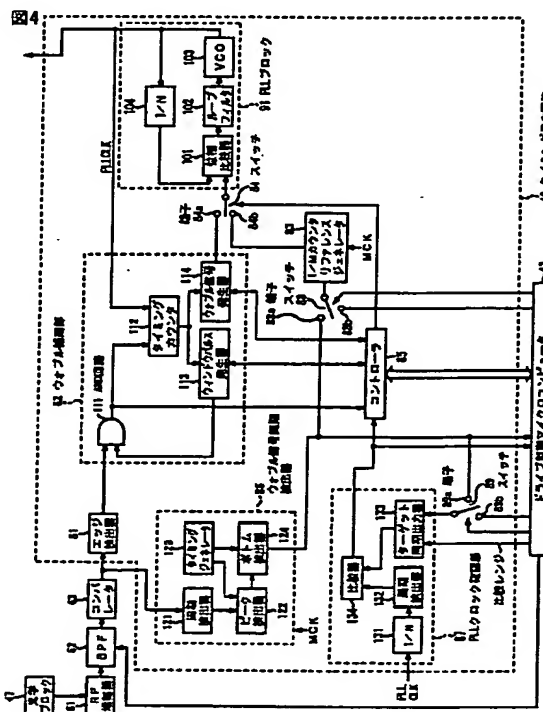
GG03

(54)【発明の名称】 情報記録再生装置および方法、記録媒体、並びにプログラム

(57)【要約】

【課題】 PLLブロックの引き込み周波数を広くする。

【解決手段】 ウォブル信号周期検出器86は、コンパレータ63より供給されるウォブル信号の周期、すなわち、回転速度を検出し、1/Mカウンタリファレンスジェネレータ83に出力する。1/Mカウンタリファレンスジェネレータ83は、ウォブル信号周期検出器86より入力される信号に基づいて、PLLブロック91の引き込み周波数の信号を生成し、PLLブロック91に出力する。PLLブロック91は、1/Mカウンタリファレンスジェネレータ83より入力される信号に基づいて、ディスクの回転速度が規定速度に達していない状態でも、ディスクの回転速度に応じたPLLクロックを生成することができる。



## 【特許請求の範囲】

【請求項 1】 PLL回路より発生されるクロック信号に基づいて、ディスク状記録媒体に情報を記録、または、再生する情報記録再生装置において、

前記ディスク状記録媒体上のトラッキングに使用されるウォブルを検出し、検出ウォブル信号を生成する検出ウォブル信号生成手段と、

前記検出ウォブル信号の周期を測定する検出ウォブル信号周期測定手段と、

前記検出ウォブル信号周期測定手段により測定された前記周期の、第 1 の時間間隔毎の最大周期を検出する最大周期検出手段と、

前記最大周期検出手段により検出された前記最大周期の、第 2 の時間間隔毎の最小周期を検出する最小周期検出手段と、

前記最小周期検出手段により検出された前記最小周期に基づいて、前記PLL回路の引き込み周波数を決定する引き込み周波数決定手段と、

前記引き込み周波数決定手段により決定された引き込み周波数に対応する信号を生成し、前記PLL回路に供給する信号供給手段とを備えることを特徴とする情報記録再生装置。

【請求項 2】 前記ディスク状記録媒体のフォーマットは、CLV、または、ZCLVであることを特徴とする請求項 1 に記載の情報記録再生装置。

【請求項 3】 前記最小周期検出手段により検出された最小周期に基づいて、ディスク状記録媒体上の中心位置から、現在の情報の記録位置、または、再生位置までの概略距離を検出する概略距離検出手段をさらに備えることを特徴とする請求項 1 に記載の情報記録再生装置。

【請求項 4】 前記ディスク状記録媒体のフォーマットがZCLVの場合、各ゾーン毎の前記最小周期をテーブルとして記憶する記憶手段をさらに備え、

前記概略距離検出手段は、前記最小周期検出手段により検出された前記最小周期に基づいて、前記ディスク状記録媒体上の中心位置から、現在の情報の記録位置、または、再生位置までの概略距離に加えて、前記テーブルを参照して、現在の情報の記録位置、または、再生位置の前記ゾーンを検出することを特徴とする請求項 3 に記載の情報記録再生装置。

【請求項 5】 前記ディスク状記録媒体が所定の回転速度に達した場合、前記検出ウォブル信号生成手段により生成された前記検出ウォブル信号を、前記PLL回路より発生されるクロック信号により補正して、略一定の補正ウォブル信号を生成する補正ウォブル信号生成手段と、前記PLL回路より発生されるクロック信号が、前記ディスクが所定の回転速度に達した時のクロック信号であるかを判定する判定手段とをさらに備え、

前記判定手段が、前記PLL回路より発生されるクロック信号を、前記ディスクが所定の回転速度に達したときの

クロック信号であると判定するとき、前記信号供給手段は、前記引き込み周波数決定手段により決定された引き込み周波数に対応する信号に代えて、前記補正ウォブル信号を前記PLL回路に供給することを特徴とする請求項 1 に記載の情報記録再生装置。

【請求項 6】 PLL回路より発生されるクロック信号に基づいて、ディスク状記録媒体に情報を記録、または、再生する情報記録再生装置の情報記録再生方法において、

10 前記ディスク状記録媒体上のトラッキングに使用されるウォブルを検出し、検出ウォブル信号を生成する検出ウォブル信号生成ステップと、

前記検出ウォブル信号の周期を測定する検出ウォブル信号周期測定ステップと、

前記検出ウォブル信号周期測定ステップの処理で測定された前記周期の、第 1 の時間間隔毎の最大周期を検出する最大周期検出ステップと、

20 前記最大周期検出ステップの処理で検出された前記最大周期の、第 2 の時間間隔毎の最小周期を検出する最小周期検出ステップと、

前記最小周期検出ステップの処理で検出された前記最小周期に基づいて、前記PLL回路の引き込み周波数を決定する引き込み周波数決定ステップと、

前記引き込み周波数決定ステップの処理で決定された引き込み周波数に対応する信号を生成し、前記PLL回路に供給する信号供給ステップとを含むことを特徴とする情報記録再生方法。

【請求項 7】 PLL回路より発生されるクロック信号に基づいて、ディスク状記録媒体に情報を記録、または、再生する情報記録再生装置を制御するプログラムであって、

30 前記ディスク状記録媒体上のトラッキングに使用されるウォブルの検出と、検出ウォブル信号の生成を制御する検出ウォブル信号生成制御ステップと、

前記検出ウォブル信号の周期の測定を制御する検出ウォブル信号周期測定制御ステップと、

前記検出ウォブル信号周期測定制御ステップの処理で測定された前記周期の、第 1 の時間間隔毎の最大周期の検出を制御する最大周期検出制御ステップと、

40 前記最大周期検出制御ステップの処理で検出された前記最大周期の、第 2 の時間間隔毎の最小周期の検出を制御する最小周期検出制御ステップと、

前記最小周期検出制御ステップの処理で検出された前記最小周期に基づいて、前記PLL回路の引き込み周波数の決定を制御する引き込み周波数決定制御ステップと、

50 前記引き込み周波数決定制御ステップの処理で決定された引き込み周波数に対応する信号を生成し、前記PLL回路への供給を制御する信号供給制御ステップとを含むことを特徴とするコンピュータが読み取り可能なプログラムが記録されている記録媒体。

【請求項 8】 PLL回路より発生されるクロック信号に基づいて、ディスク状記録媒体に情報を記録、または、再生する情報記録再生装置を制御するコンピュータに、前記ディスク状記録媒体上のトラッキングに使用されるウォブルの検出と、検出ウォブル信号の生成を制御する検出ウォブル信号生成制御ステップと、前記検出ウォブル信号の周期の測定を制御する検出ウォブル信号周期測定制御ステップと、前記検出ウォブル信号周期測定制御ステップの処理で測定された前記周期の、第 1 の時間間隔毎の最大周期の検出を制御する最大周期検出制御ステップと、前記最大周期検出制御ステップの処理で検出された前記最大周期の、第 2 の時間間隔毎の最小周期の検出を制御する最小周期検出制御ステップと、前記最小周期検出制御ステップの処理で検出された前記最小周期に基づいて、前記 PLL 回路の引き込み周波数の決定を制御する引き込み周波数決定制御ステップと、前記引き込み周波数決定制御ステップの処理で決定された引き込み周波数に対応する信号を生成し、前記 PLL 回路への供給を制御する信号供給制御ステップとを実行させるプログラム。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、情報記録再生装置および方法、記録媒体、並びにプログラムに関し、特に、ディスク状記録媒体に情報を記録、または、ディスク状記録媒体に記録された情報を再生するとき、ディスク状記録媒体の回転速度が安定した回転速度に達するまで間、およそその回転速度を検出することにより、タイミングの制御に用いられる PLL ブロックに供給する信号の引き込み周波数のレンジを広くして、迅速に制御用クロック信号を発生させると共に、ディスク状記録媒体の記録位置、または、再生位置を素早く検出することができるようにした情報記録再生装置および方法、記録媒体、並びにプログラムに関する。

【0002】

【従来の技術】ディスク状記録媒体に高密度で情報を記録、または、再生させる技術が一般に普及しつつある。

【0003】このディスク状記録媒体では、高密度で情報を記録できるように、冗長度を下げるため、一般にデータとデータの繋ぎ目となるアドレスエリアは、ディスク状記録媒体の回転により生じる回転変動や偏芯による読取り誤差を十分に吸収できるだけの長さが確保されていないことが多い。

【0004】すなわち、ディスク状記録媒体（以下、ディスクとも称する）においては、CLV（線速度一定）フォーマットの場合、図 1 の平面図に示すように、アドレスエリア 11 a 乃至 11 d により、データエリアとしてのランドエリア 12、および、グループエリア 13 が、回転方向に対して仕切られた構成となっている。このよ

うに、ディスク 1 上に蛇行溝としてグループエリア 13 が形成され、さらに、蛇行溝として削られずに残った部分が、ランドエリア 12 を形成している。また、データの記録は、ディスク状記録媒体の種類により、ランドエリア 12 のみ、グループエリア 13 のみ、または、その両方で可能となっているものがある。

【0005】このとき、データが、例えば、グループエリア 13 上にディスク 1 の中心部分から順次記録されるとき、アドレスエリア 11 a、11 b に挟まれた最内周部分に記録されるデータと、アドレスエリア 11 b、11 c により挟まれた最内周部分に記録されるデータは、物理的に連続して記録されていない。そのためデータの連続性を保つため、アドレスエリア 11 a、11 b に挟まれた部分に記録されるデータの末尾部分（アドレスエリア 11 b に近い部分）にバッファエリアと呼ばれる部分が形成され、次の記録部分であるアドレスエリア 11 b、11 c により挟まれたグループエリア 13 に記録されるデータの先頭部分（アドレスエリア 11 b に近い部分）のデータが記録される。その結果、不連続に記録されたデータは、接続するデータの先頭部分と末尾部分が一致するようにデータを繋ぎ合わせることで、連続的なデータとして復元することができるようになっている。しかしながら、バッファエリアを広く取ると、データの冗長性を高めてしまうことから、最近では、データの高密度化を図るために、バッファエリアが小さくされており、結果として、データエリアである、ランドエリア 12、および、グループエリア 13 の書込みデータのずれの許容量は、一般的に、非常に小さくなってきている。このため、単純に一定のクロックにより同期させて、データを読み出す構成では、読取り誤差が十分に吸収できない。

【0006】このため、情報記録再生装置では、記録または再生処理の安定性を確保するために、記録または再生処理に使用するクロック信号として装置に内蔵された固有のクロック発生装置から生成されるクロック信号を使用するのではなく、ディスク 1 の回転情報に基づいてクロック信号を生成して使用している。

【0007】尚、以下において、アドレスエリア 11 a 乃至 11 d を個々に区別する必要があるとき、単に、アドレスエリア 11 と称する。また、それ以外の部分についても同様とする。

【0008】ディスク 1 の回転情報は、ランドエリア 12、または、グループエリア 13 に沿って形成されているウォブル（トラッキング用の蛇行溝）14 に照射するトラッキング用のレーザ光の反射光の光強度の変化を検出することで取得される。より具体的には、ウォブル 14 からの反射光は、図 2 (A) に示すように、ウォブル 14 の蛇行に合わせて光強度が変化して読取られることになる。この読取り信号を所定の値で 2 値化すると、図 2 (B) に示すようなウォブル信号が得られる。情報記

録再生装置は、このウォブル信号の立ち上がりエッジの検出タイミング（周期）を順次計測することでディスク 1 の回転情報（回転速度）を取得し、さらに、取得したウォブル信号を PLL（Phase Locked Loop）回路に出力することで、PLL 回路が、そのウォブル信号に基づいた PLL の引き込み周波数で、各種の処理に必要な PLL クロックを生成している。

【0009】ところで、ディスク 1 上では、ウォブル 14 が形成されていないアドレスエリア 11 や、ディスク 1 の表面上の何らかの原因で生じた傷などにより、図 2 (A) に示すような、所定の間隔で、安定した光強度信号が検出されないことがある（一定の間隔でエッジが検出されないことがある）。

【0010】このような状況に対応するため、情報記録再生装置は、検出されたエッジのタイミングから次に検出されるエッジのタイミングを予測（エッジの間隔は、それまでの PLL 回路で生成されたクロックから予測することができる）し、その予測されたタイミングを中心とした、所定のパルス幅を有するウィンドウパルスを生成し、そのウィンドウパルスが High となっている期間内（パルスを High で形成する場合）に検出される信号をエッジとみなして、検出されたエッジから、再び次のエッジの検出位置を予測して、ウィンドウパルスを発生させるといった処理を繰り返している。

【0011】結果として、エッジが検出されるタイミング（間隔）のずれは、ウィンドウパルスのパルス幅に対応する時間内であれば補正されることになり、さらに、エッジとは異なる信号が生じても、ウィンドウパルスのパルス幅に対応する時間内で生じない限りエッジとして検出されないことになるので、誤検出が抑制されることになる。

【0012】

【発明が解決しようとする課題】ところで、光ピックアップのディスク 1 上での記録位置、または、再生位置は、ディスク 1 の回転当初において、ディスク 1 の半径上のどの位置にあるか一定ではないため、ディスク 1 の回転速度に対応して PLL 回路の引き込み周波数は、ディスク位置の回転当初に、光ピックアップがディスク 1 上のどの位置にあるのかによって変化する。従って、上記の情報記録再生装置では、動作を開始してから（ディスク 1 の回転が開始されてから）、光ピックアップの位置に対応した回転速度に達しないと、PLL クロックが発生できず、その他の処理が実行できないという課題があった。

【0013】また、ディスク 1 の回転が停止した時点で、光ピックアップを一定の位置（いわゆる、ホームポジション）に移動させて、常に所定の回転速度に達したところで PLL 回路の引き込み周波数を生成させるようにすることも考えられるが、この方法でも、所定の回転速度に達するまでは、PLL クロックを必要とした処理が実

行できないことになり、根本的な解決手段にならない。さらに、この方法では、ディスク 1 の回転が停止する度に、光ピックアップをホームポジションに機械的に移動させるため、例えば、携帯型の電子機器などにおいては、バッテリーの電力を無駄に消費させてしまうため、バッテリー駆動による駆動可能時間を短くしてしまうという課題があった。

【0014】さらに、ディスク 1 上の再生位置、または、記録位置を検出するには、アドレスエリア 11 に記録されたアドレス情報を読み出す必要があり、状況によりアドレスエリアの情報の読み出しに時間がかかることがあり、結果として、再生位置、または、記録位置の読み出しに時間がかかることがあるという課題があった。

【0015】本発明はこのような状況に鑑みてなされたものであり、PLL 回路の引き込み周波数のレンジを広くすることができ、高速で PLL 回路の引き込み処理を実現させるようにすると共に、記録位置、または、再生位置を迅速に検出できるようにするものである。

【0016】

【課題を解決するための手段】本発明の情報記録再生装置は、ディスク状記録媒体上のトラッキングに使用されるウォブルを検出し、検出ウォブル信号を生成する検出ウォブル信号生成手段と、検出ウォブル信号の周期を測定する検出ウォブル信号周期測定手段と、検出ウォブル信号周期測定手段により測定された周期の、第 1 の時間間隔毎の最大周期を検出する最大周期検出手段と、最大周期検出手段により検出された最大周期の、第 2 の時間間隔毎の最小周期を検出する最小周期検出手段と、最小周期検出手段により検出された最小周期に基づいて、PLL 回路の引き込み周波数を決定する引き込み周波数決定手段と、引き込み周波数決定手段により決定された引き込み周波数に対応する信号を生成し、PLL 回路に供給する信号供給手段とを備えることを特徴とする。

【0017】前記ディスク状記録媒体のフォーマットは、CLV、または、ZCLVとすることができる。

【0018】前記最小周期検出手段により検出された最小周期に基づいて、ディスク状記録媒体上の中心位置から、現在の情報の記録位置、または、再生位置までの概略距離を検出する概略距離検出手段をさらに設けるようにさせることができる。

【0019】前記ディスク状記録媒体のフォーマットが ZCLV の場合、各ゾーン毎の最小周期をテーブルとして記憶する記憶手段をさらに設けるようにさせることができ、概略距離検出手段には、最小周期検出手段により検出された最小周期に基づいて、ディスク状記録媒体上の中心位置から、現在の情報の記録位置、または、再生位置までの概略距離に加えて、テーブルを参照して、現在の情報の記録位置、または、再生位置のゾーンを検出させるようにすることができる。

【0020】前記ディスク状記録媒体が所定の回転速度

に達した場合、検出ウォブル信号生成手段により生成された検出ウォブル信号を、PLL回路より発生されるクロック信号により補正して、略一定の補正ウォブル信号を生成する補正ウォブル信号生成手段と、PLL回路より発生されるクロック信号が、ディスクが所定の回転速度に達した時のクロック信号であるか否かを判定する判定手段とをさらに設けるようにさせることができ、判定手段が、PLL回路より発生されるクロック信号を、ディスクが所定の回転速度に達したときのクロック信号であると判定するとき、信号供給手段には、引き込み周波数決定手段により決定された引き込み周波数に対応する信号に代えて、補正ウォブル信号をPLL回路に供給させるようにすることができる。

【0021】本発明の情報記録再生方法は、ディスク状記録媒体上のトラッキングに使用されるウォブルを検出し、検出ウォブル信号を生成する検出ウォブル信号生成ステップと、検出ウォブル信号の周期を測定する検出ウォブル信号周期測定ステップと、検出ウォブル信号周期測定ステップの処理で測定された周期の、第1の時間間隔毎の最大周期を検出する最大周期検出ステップと、最大周期検出ステップの処理で検出された最大周期の、第2の時間間隔毎の最小周期を検出する最小周期検出ステップと、最小周期検出ステップの処理で検出された最小周期に基づいて、PLL回路の引き込み周波数を決定する引き込み周波数決定ステップと、引き込み周波数決定ステップの処理で決定された引き込み周波数に対応する信号を生成し、PLL回路に供給する信号供給ステップとを含むことを特徴とする。

【0022】本発明の記録媒体のプログラムは、ディスク状記録媒体上のトラッキングに使用されるウォブルの検出と、検出ウォブル信号の生成を制御する検出ウォブル信号生成制御ステップと、検出ウォブル信号の周期の測定を制御する検出ウォブル信号周期測定制御ステップと、検出ウォブル信号周期測定制御ステップの処理で測定された周期の、第1の時間間隔毎の最大周期の検出を制御する最大周期検出制御ステップと、最大周期検出制御ステップの処理で検出された最大周期の、第2の時間間隔毎の最小周期の検出を制御する最小周期検出制御ステップと、最小周期検出制御ステップの処理で検出された最小周期に基づいて、PLL回路の引き込み周波数の決定を制御する引き込み周波数決定制御ステップと、引き込み周波数決定制御ステップの処理で決定された引き込み周波数に対応する信号を生成し、PLL回路への供給を制御する信号供給制御ステップとを含むことを特徴とする。

【0023】本発明のプログラムは、ディスク状記録媒体上のトラッキングに使用されるウォブルの検出と、検出ウォブル信号の生成を制御する検出ウォブル信号生成制御ステップと、検出ウォブル信号の周期の測定を制御する検出ウォブル信号周期測定制御ステップと、検出ウ

ォブル信号周期測定制御ステップの処理で測定された周期の、第1の時間間隔毎の最大周期の検出を制御する最大周期検出制御ステップと、最大周期検出制御ステップの処理で検出された最大周期の、第2の時間間隔毎の最小周期の検出を制御する最小周期検出制御ステップと、最小周期検出制御ステップの処理で検出された最小周期に基づいて、PLL回路の引き込み周波数の決定を制御する引き込み周波数決定制御ステップと、引き込み周波数決定制御ステップの処理で決定された引き込み周波数に対応する信号を生成し、PLL回路への供給を制御する信号供給制御ステップとをコンピュータに実行させることを特徴とする。

【0024】本発明の情報記録再生装置および方法、並びにプログラムにおいては、ディスク状記録媒体上のトラッキングに使用されるウォブルが検出され、検出ウォブル信号が生成され、検出ウォブル信号の周期が測定され、測定された周期の、第1の時間間隔毎の最大周期が検出され、検出された最大周期の、第2の時間間隔毎の最小周期が検出され、検出された最小周期に基づいて、PLL回路の引き込み周波数が決定され、決定された引き込み周波数に対応する信号が生成され、PLL回路に供給される。

#### 【0025】

【発明の実施の形態】図3は、本発明に係るデジタルビデオカメラの一実施の形態の構成を示すブロック図である。まず、記録系の構成について説明する。ビデオ符号器31は、CCD (Charge Coupled Device) 等の撮像素子によりなるビデオカメラにより撮像された映像のビデオ信号を圧縮符号化して、ビデオエレメンタリストリームとしてファイル生成器35に出力する。オーディオ符号器32は、図示せぬマイクロフォン等のオーディオ生成部より供給されるオーディオ信号を圧縮符号化し、オーディオエレメンタリストリームとしてファイル生成器35に出力する。ビデオ符号器31およびオーディオ符号器32に入力されるビデオ信号およびオーディオ信号の圧縮符号化方式は、例えば、MPEG (Moving Picture Experts Group) などが使用されている。また、圧縮符号化方式は、それ以外の方式でもよい。

【0026】ファイル生成器35は、ビデオ符号器31およびオーディオ符号器32より入力されたビデオエレメンタリストリームおよびオーディオエレメンタリストリームを、特殊なハードウェアを使用することなく、ソフトウェアにより再生できるようなファイル構造に変換し、そのソフトウェアに対応する動画ファイルとしてメモリコントローラ38に出力する。ここで言うソフトウェアは、例えば、QuickTime (商標) などでもよいし、それ以外のソフトウェアであっても良い。

【0027】メモリ37は、ファイル生成器35よりメモリコントローラ38を介して入力される動画ファイルを順次記憶する。メモリコントローラ38は、システ

ム制御マイクロコンピュータ 39 により制御され、所定の書き込み指令が入力されると、メモリ 37 に記憶されている動画ファイルを読み出し、エラー訂正符号/復号器 41 に出力する。

【0028】システム制御マイクロコンピュータ 39 は、CPU (Central Processing Unit)、RAM (Random Access Memory)、および、ROM (Read Only Memory) より構成され、CPU が ROM に記憶されたプログラムを RAM に適宜読込んで所定の処理を実行し、ファイル生成器 35、

ファイル復号器 36、および、メモリコントローラ 38 を制御すると共に、ドライブ制御マイクロコンピュータ 39 と各種のデータの授受を行う。

【0029】エラー訂正符号/復号器 41 は、ドライブ制御マイクロコンピュータ 42 に制御され、動画ファイルを一且メモリ 40 に書き込み、インタリーブおよびエラー訂正符号の冗長データを生成し、冗長データが付加されたデータをメモリ 40 から読み出し、データ変復調器 43 に供給する。

【0030】ドライブ制御マイクロコンピュータ 42 は、CPU、RAM、および、ROM などから構成され、CPU が ROM に記憶されたプログラムを RAM に適宜読込んで所定の処理を実行し、エラー訂正符号/復号器 41、サーボ回路 47、および、タイミング発生回路 46 を制御する。

【0031】データ変復調器 43 は、デジタルデータをディスク 1 に記録する時に、タイミング発生回路 46 より入力されるクロックに基づいて、再生時のクロック抽出を容易とし、符号間干渉のような問題が生じないように動画ファイルのデータを変調し、磁界変調ドライバ 44 に供給すると同時に、光学ブロック 47 を駆動するための信号を出力する。

【0032】磁界変調ドライバ 44 は、入力された信号に応じて磁界ヘッド 49 を駆動してディスク 1 に磁界を印加する。光学ブロック 47 は、記録用のレーザビームをディスク 1 に照射すると共に、トラッキング用のレーザビームを照射する。サーボ回路 45 は、ドライブ制御マイクロコンピュータ 42 により制御され、タイミング発生回路 46 より供給されるクロック信号に基づいて、光学ブロック 47 の位置を制御すると共に、モータ 48 の回転速度を制御する。モータ 48 の回転速度は、CLV (線速度一定) モード、CAV (角速度一定) モード、または、ZCLV (ゾーン内線速度一定) モードなどの各種のモードに制御される。尚、以下においては、ディスク 1 のフォーマットが CLV、または、ZCLV である場合について説明する。

【0033】タイミング発生回路 46 は、ドライブ制御マイクロコンピュータ 42 により制御され、光学ブロック 47 より供給されるトラッキング信号 (ウォブル 14 により生じるウォブル信号) に基づいて、クロック信号を生成し、サーボ回路 45 およびデータ変復調器 43 など

に供給する。尚、タイミング発生回路 46 の詳細につ

いては、図 5 を参照して後述する。

【0034】次に、再生系の構成について説明する。

【0035】光学ブロック 47 は、タイミング発生回路 46 からのクロック信号に基づいて、サーボ回路 45 により制御され、ディスク 1 に記録されたデータを読み出して、データ変復調器 43 に出力する。データ変復調器 43 は、光学ブロック 47 より入力されたデータを復調処理して、動画ファイルとしてエラー訂正符号/復号器 41 に出力する。エラー訂正符号/復号器 41 は、入力された動画ファイルを一旦メモリ 40 に書き込み、デインタリーブ処理およびエラー訂正処理を実行し、メモリコントローラ 38 に供給する。

【0036】メモリコントローラ 38 は、入力された動画ファイルメモリ 37 に書き込み、システム制御マイクロコンピュータ 39 からの指令に基づいて、メモリ 37 に書き込まれたデータを読込んで、ファイル復号器 36 に出力する。

【0037】ファイル復号器 36 は、システム制御マイクロコンピュータ 39 により制御され、動画データをビデオエレメンタリストリームとオーディオエレメンタリストリームに分解し、ビデオエレメンタリストリームをビデオ復号器 33 に、オーディオエレメンタリストリームをオーディオ復号器 34 にそれぞれ出力する。ビデオ復号器 33 およびオーディオ復号器 34 は、圧縮符号の復号をそれぞれ行い、ビデオ信号およびオーディオ信号をそれぞれ出力する。

【0038】次に、デジタルビデオカメラの記録処理について説明する。

【0039】ビデオ符号器 31 は、CCD (Charge Coupled Device) 等の撮像素子よりなるカメラにより撮像され、入力されるビデオ信号を圧縮符号化して、ビデオエレメンタリストリームとしてファイル生成器 35 に出力し、同時に、オーディオ符号器 32 が、図示せぬマイクロフォン等のオーディオ生成部より供給されるオーディオ信号を圧縮符号化し、オーディオエレメンタリストリームとしてファイル生成器 35 に出力する。

【0040】ファイル生成器 35 は、ビデオ符号器 31 およびオーディオ符号器 32 より入力されたビデオエレメンタリストリームおよびオーディオエレメンタリストリームをソフトウェアにより動画等を同期して再生できるように、ファイル構造を変換し、それぞれを多重化して、そのソフトウェアに対応する動画ファイルとしてメモリコントローラ 38 に出力する。

【0041】メモリコントローラ 38 は、入力されてくる動画ファイルを順次メモリ 37 に書き込み、システム制御マイクロコンピュータ 39 からデータの書き込み指令が出されると、メモリ 37 に書き込まれている動画ファイルを順次メモリ 37 より読み出して、エラー訂正符号/復号器 41 に出力する。このとき、システム制御マイクロコンピュータ 39 は、メモリコントローラ 3



8のエラー訂正符号／復号器41への転送速度を、ディスク1への書き込み速度の約1/2の速度に制御する。すなわち、システム制御マイクロコンピュータ39は、メモリ37に書き込まれた動画像データがオーバーフロー、または、アンダーフローすることのないように監視しながら、動画像ファイルの書き込みが連続的にメモリ37に順次実行されるのに対して、メモリ37からの動画像ファイルの読み出しは、間欠的に行うように制御している。

【0042】エラー訂正符号／復号器41は、メモリコントローラ38より入力された動画像ファイルを一旦メモリ40に書き込み、インタリーブおよびエラー訂正符号の冗長データを生成し、冗長データが付加されたデータをメモリ40から読み出し、データ変復調器43に供給する。

【0043】データ変復調器43は、タイミング発生回路46より入力されるクロック信号に基づいて、動画像ファイルのデータを変調し、磁界変調ドライバ44に供給すると同時に、光学ブロック47を駆動させるための信号を出力する。

【0044】磁界変調ドライバ44は、入力された信号に応じて磁界ヘッド49を駆動してディスク1に磁界を印加する。光学ブロック47は、記録用のレーザビームをディスク1に照射すると共に、トラッキング用のレーザビームを照射する。サーボ回路45は、タイミング発生回路46より供給されるクロックに基づいて、光学ブロック47の位置を制御すると共に、モータ48の回転速度を制御する。このとき、メモリコントローラ38から読み出されるデータが間欠的に供給されることになるので、ディスク1への記録動作も連続的ではなく、間欠的に実行されることになる。以上のような処理により、光学ブロック47と磁界ヘッド49が協働してディスク1にデータを書き込んでいく。

【0045】次に、デジタルビデオカメラの再生処理について説明する。

【0046】光学ブロック47は、サーボ回路45からの指令により、タイミング発生回路46からのクロック信号に基づいて、ディスク1に記録されたデータを読み出し、データ変復調器43に出力する。このとき、タイミング発生回路46は、ドライブ制御マイクロコンピュータ42の指令によりウォブル信号に基づいて、所定のクロック信号を発生し、データ変復調器43に出力する。

【0047】データ変復調器43は、そのクロック信号に基づいて、光学ブロック47より入力されたデータを復調処理して、動画像ファイルとしてエラー訂正符号／復号器41に出力する。エラー訂正符号／復号器41は、入力された動画像ファイルを一旦メモリ40に書き込み、デインタリーブ処理およびエラー訂正処理を実行し、メモリコントローラ38に供給する。

【0048】メモリコントローラ38は、入力された動画像ファイルをメモリ37に書き込み、システム制御マイクロコンピュータ39からの指令に基づいて、メモリ37に書き込まれたデータを読込んで、ファイル復号器36に出力する。このとき、システム制御マイクロコンピュータ39は、メモリ37に書き込まれるデータ量とメモリ37からファイル復号器36に出力されるデータ量を監視し、メモリ37がオーバーフロー、または、アンダーフローしないようにメモリコントローラ38およびドライブ制御マイクロコンピュータ42を制御する。

【0049】ファイル復号器36は、システム制御マイクロコンピュータ39の指令に基づいて、動画像データに多重化されたビデオエレメンタリストリームとオーディオエレメンタリストリームをそれぞれに分解し、ビデオエレメンタリストリームをビデオ復号器33に、オーディオエレメンタリストリームをオーディオ復号器34にそれぞれ出力する。ビデオ復号器33およびオーディオ復号器34は、圧縮符号の復号をそれぞれ行い、ビデオ信号およびオーディオ信号をそれぞれ図示していないLCD (Liquid Crystal Display) などの表示部およびスピーカなどの音声出力装置にそれぞれ出力する。

【0050】次に、図4を参照して、タイミング発生回路46の構成の詳細について説明する。タイミング発生回路46には、光学ブロック47により読み取られたディスク1のウォブル14を読み取ったウォブル信号が、RF増幅器61、BPF62、および、コンパレータ63を介して入力される。

【0051】RF (Radio Frequency) 増幅器61は、光学ブロック47より入力されるアナログのウォブル信号を後段の装置で処理できるレベルまで増幅し、BPF (Band Pass Filter) 62に出力する。BPF62は、ドライブ制御マイクロコンピュータ42により制御され、RF増幅器61より入力された信号のうち、処理に必要とされる所定の周波数帯域の信号だけを抽出し、コンパレータ63に出力する。コンパレータ63は、BPF62より抽出された信号を所定の値を基準として2値化し、デジタル信号としてタイミング発生回路46のエッジ検出器81に出力する。すなわち、BPF62より入力される図2

(A) で示したような信号を2値化し、図2 (B) で示したようなデジタル信号に変換してエッジ検出器81に出力する。

【0052】タイミング発生回路46のエッジ検出器81は、コンパレータ63より入力された2値化されたウォブル信号からエッジ部（立ち上がりエッジ部、または、立ち下がりエッジ部のいずれか）を検出し、エッジ検出信号としてウォブル補間部82のAND回路111に出力する。

【0053】ウォブル補間部82は、エッジ検出器81より入力されたエッジ検出信号と、後述するウィンドウパルスと比較し、ウィンドウパルス内にエッジが検出さ



れたとき、エッジ検出信号に基づいて、後段のPLLブロック91にウォブル信号を供給している。

【0054】より詳細には、ウォブル補間部82のAND回路111は、ウィンドウパルス発生器113より発生されるウィンドウパルスとエッジ検出器81より入力されるエッジ検出信号を比較し、ウィンドウパルス内でエッジが検出されたとき、タイミングカウンタ112に所定のタイミングを示すカウント値を出力する。

【0055】タイミングカウンタ112は、AND回路111より入力された所定のカウント値に基づいて、ウィンドウパルス発生器113、および、ウォブル信号発生器114に基準信号を出力する。すなわち、タイミングカウンタ112は、PLLCLK（後段のPLLブロック91より入力されるPLLクロック）に基づいて、一定の時間間隔でカウント値をカウントしており、入力されたカウント値のカウントが完了したタイミングで所定の基準信号を出力している。例えば、カウント値として10が入力されると、タイミングカウンタ112は、カウント値が入力されたタイミングから、PLLクロックに含まれるパルス10個分の時間が経過した後、基準信号を発生する。AND回路111からは常に同じカウント値が入力されるので、結果として、エッジを検出したタイミングから一定のタイミングで基準信号が発生され、ウィンドウパルス発生器113、および、ウォブル信号発生器114に出力されることになる。尚、エッジ検出器81でエッジが検出されるタイミングは、ディスク1の回転速度に依存するため、タイミングカウンタ112より出力される基準信号は、必ずしも一定ではないことになるが、ディスク1の回転速度に応じたタイミングとなる。

【0056】また、AND回路111よりカウント値が出力されなかった場合、タイミングカウンタ112は、PLLブロック91より供給されるPLLCLKに基づいて、AND回路111より最後に入力されたタイミングから所定の間隔で基準信号を発生し、ウィンドウパルス発生器113、および、ウォブル信号発生器114に出力する。

【0057】ウィンドウパルス発生器113は、コントローラ85により制御されており、タイミングカウンタ112より入力される基準信号に基づいて、次に、エッジが検出されることが予測されるタイミングを中心として、所定のパルス幅のウィンドウパルスを発生しAND回路111に出力する。ここで、このパルス幅は、エッジが検出される周期の5乃至10%程度としているが、それ以外であってもよい。ただし、このパルス幅は、狭ければ狭いほど正確な補正が可能となるが、逆にパルスがHighとなっている時間が短くなるので、エッジが検出され難くなり、エラーが生じる可能性も増大するので、その設定には注意が必要である。また、ウィンドウパルス発生器113は、初回にエッジが検出されるまで、開放ウィンドウパルス（立ち上がったままのパルス）を出力し、初回のエッジが検出されたタイミングからウィンド

ウパルスを発生する。

【0058】ウォブル信号発生器114は、コントローラ85により制御されており、タイミングカウンタ112より入力される基準信号に基づいて、安定的なウォブル信号を生成し、スイッチ84に出力する。すなわち、エッジ検出器81に入力される光学ブロック47により読み込まれるウォブル信号は、上述のようにアドレスエリアや傷などにより読み込まれないタイミングが生じることがあるが、ウォブル信号発生器114においては、タイミングカウンタ112より入力される基準信号に基づいて、光学ブロック47において（エッジ検出器81において）、ウォブル信号（エッジ）が検出されない状態でも、補間処理を施し、後段のPLLブロック91にウォブル信号を安定的に出力する。

【0059】尚、ウィンドウパルス発生器113は、所定のパルス幅のウィンドウパルスを出力する構成となっているが、ウィンドウパルスを出力している最中に、エッジが検出されると（タイミングカウンタ112よりエッジの検出を示す信号が入力されると）、そのタイミングからウィンドウパルスの出力を停止する。すなわち、後述する図9（B）に示すように、例えば、時刻t132において発生された実線で示すウィンドウパルスは、図9（C）に示す時刻t107において、エッジが検出されるタイミング以降において、出力が停止される（ウィンドウパルスを閉じる）。ここで、図9（B）において、点線で示す時刻t133までのパルス幅が、設定されたウィンドウのパルス幅である。

【0060】スイッチ84は、コントローラ85に制御され、ウォブル信号発生器114、または、1/Mカウンタリファレンスジェネレータ83のいずれかより入力される信号をPLLブロック91の位相比較器101に出力する。より詳細には、ウォブル信号発生器114は、約100kHzの周波数の信号を出力するが、ディスク1の回転が安定するまでは、所定の精度で100kHz付近のウォブル信号を発生することができないので、ディスク1の回転速度を示すウォブル信号の周期がウォブル信号周期検出器86により検出されるまでは、スイッチ88を端子88bに接続し、水晶発振器からなるMCK（Master Clock）からの信号を、通常の安定回転時に供給される約100kHzのウォブル信号に近似した所定の周波数に分周するように（1/Mに分周するように）、ドライブ制御マイクロコンピュータ42がスイッチ88を介して（1/M）の値を制御し、ウォブル信号発生器114より出力されるウォブル信号の代わりとなる引き込み周波数の信号を出力している。さらに、ウォブル信号周期検出器86により回転速度を示すウォブル信号の周期が検出された場合、ドライブ制御マイクロコンピュータ42は、スイッチ88を端子88aに接続し、1/Mカウンタリファレンスジェネレータ83に、ディスク1の回転速度（実際には、検出されたウォブル

信号の周期)を入力させる。このとき、1/Mカウンタリファレンスジェネレータ83は、回転速度(ウォブル信号の周期)に応じて、Mの値を変化させて、ディスク1の回転速度に応じた、引き込み周波数を決定し対応する信号を生成して、PLLブロック91に出力する。

【0061】さらに、コントローラ85は、回転速度が規定の回転速度に達した後は、スイッチ84を端子84aに切替える。尚、この切替処理では、コントローラ85がAND回路111より出力される信号が連続して、例えば、2回入力されたとき、回転が安定しているとみなし、スイッチ84を端子84aに切替える。尚、回転が安定していることを示す信号の入力回数は、2回でなくともよく、それ以上の回数であっても良い。

【0062】位相比較器101は、スイッチ84を介して1/Mカウンタリファレンスジェネレータ83、または、ウォブル信号発生器114のいずれかから入力されるウォブル信号と、1/N分周器104より入力される信号の位相を比較し、比較結果をループフィルタ102に出力する。ループフィルタ102は、位相比較器101より入力された比較結果に含まれるノイズ分を除去して、VCO (Voltage Control Oscillator) 103に出力する。VCO103は、ループフィルタ102を介して位相比較器101より入力された比較結果に基づいて図示せぬ電源からの電圧を制御して約36MHzのPLLクロックを生成し、PLLクロック確認部87やタイミングカウンタ112に供給すると共に、1/N分周器104に出力する。すなわち、1/N分周器104は、入力されたPLLクロックを360分の1に分周して位相比較器101に出力している。このように位相比較器101、ループフィルタ102、VCO103、および、1/N分周器104は、これらの構成により、いわゆるPLLブロック91を構成している。

【0063】コントローラ85は、ドライブ制御マイクロコンピュータ42により制御され、タイミング発生器46の全体の動作を制御している。ウィンドウパルス内で、例えば、2回連続してエッジが検出された信号をAND回路111より受け取ると、スイッチ84を制御して、端子84bから端子84aに切替える。

【0064】ウォブル信号周期検出器86は、コンパレータ63より入力される2値化されたウォブル信号のおよその回転速度(ウォブル信号の周期)を測定し、スイッチ88を介して1/Mカウンタリファレンスジェネレータ83に供給すると共に、スイッチ89を介して、後述するPLLクロック確認部87に出力する。ウォブル信号周期検出器86の周期検出器121は、コンパレータ63より入力される2値化されたウォブル信号の周期を連続的に測定し、順次ピーク検出器122に出力する。尚、この周期の測定は、所定の時間間隔で離散的に測定してもよい。

【0065】ピーク検出器122は、周期検出器121

より順次入力される周期の値を順次記憶し、タイミングジェネレータ123より周期よりも十分に長い所定の時間間隔毎に、入力される信号(周期)を記憶し、記憶した周期の値の中で最も長い周期(最大周期)を抽出して、ボトム検出器124に出力する。すなわち、ピーク検出器122は、所定の時間間隔のうちでウォブル信号の最大周期を連続的に抽出してボトム検出器124に出力することにより、ウォブル信号のノイズなどの極短い時間に発生する誤り情報を除去して、ボトム検出器124に出力する。

【0066】ボトム検出器124は、ピーク検出器122より順次入力される最大周期の値を順次記憶し、タイミングジェネレータ123より、ピーク検出器122に入力される信号の時間間隔よりも、さらに十分に長い所定の時間間隔で入力される信号毎に、その信号の時間間隔で記憶した、最大周期の中で最も短い周期(最小周期)を抽出して、順次スイッチ88を介して1/Mカウンタリファレンスジェネレータ83、および、スイッチ89を介してPLLクロック確認部87に出力する。すなわち、ピーク検出器122より入力される信号は、ノイズや誤り情報が除去されているが、例えば、2値化されたウォブル信号中に複数個の検出されるべき信号がドロップアウトしてしまうと(例えば、図9(A)の時刻t115におけるような、Highとなる方形波が検出されない状態になると)、その時間間隔で検出された最大周期は、本来のウォブル信号の周期とは、大きく異なるものとなる。そこで、ピーク検出器122の最大周期検出よりも十分に長い所定の時間間隔で、複数の最大周期として検出された値の中で、最も短いもの(最小周期)は、最大周期が検出された時間間隔の中で、方形波のドロップアウトがなかった適正なウォブル信号の周期であるとみなし、ディスク1の回転速度として出力している。ただし、このウォブル信号周期検出器86により検出される回転速度(ウォブル信号の周期)は、ピーク検出器122、および、ボトム検出器124により、代表的なウォブル信号の周期を検出したに過ぎず、厳密な意味での回転速度を示すものではなく、およその周期でしかないものである。しかしながら、上述のウォブル補間部82は、所定の回転速度に達しない限り補間処理ができず、PLLブロック91に対して、PLLの引き込み周波数に対応する補間されたウォブル信号を出力することができないので、ディスク1の回転速度が規定速度に達するまでの間、ディスク1の回転速度に対応した引き込み周波数を1/Mカウンタリファレンスジェネレータ83に決定させ、さらに対応する周波数の信号を生成させるために用いられる。

【0067】尚、周期検出器121、ピーク検出器122、および、ボトム検出器124の動作については、詳細を後述する。

【0068】PLLクロック確認部87は、PLLブロック9

1より入力されるPLLクロック信号が、ディスク1が所定の回転速度で回転している状態で発生される周波数の信号となっているか否かを確認し、ディスク1が所定の回転速度、すなわち、PLLクロックが所定の周波数となっているとき、コントローラ85に、ディスク1が所定の回転速度になっていることを示す信号を出力する。

【0069】このように、PLLブロック91には、ウォブル補間部82より供給される補間処理されたウォブル信号か、または、ウォブル信号周期検出器86により検出されたコンパレータ63より出力されるウォブル信号の周期の値に基づいて1/Mカウンタリファレンスジェネレータ83より生成された信号からのいずれかが供給される。ウォブル補間部82より供給される補間されたウォブル信号は、1/Mカウンタリファレンスジェネレータ83より供給される信号よりも精度の高い信号（引き込み周波数の精度が高い信号）であるが、上述のように、ウォブル補間部82は、ディスク1の回転速度が規定速度に達していない状態では安定した信号を供給することができない。一方、1/Mカウンタリファレンスジェネレータ83より供給される信号は、ウォブル補間部82より供給される信号よりも精度は低い、ディスク1の回転速度が規定速度に達していない状態でも、安定して供給される。

【0070】PLLクロック確認部87の1/N分周器131は、PLLブロック91より入力されるPLLクロック（PLLCLK）を360分の1に分周し、周期検出器132に出力する。周期検出器132は、1/N分周器131より入力された信号の周期を検出し、比較器134に出力する。ターゲット周期出力器133は、ドライブ制御マイクロコンピュータ42により制御され、スイッチ89を介してドライブ制御マイクロコンピュータ42の内部に設定されたPLLクロックの周期を示す信号（スイッチ89が端子89bに接続された状態）か、または、ウォブル信号周期検出器86より入力されるウォブル信号の周期を示す信号（スイッチ89が端子89aに接続された状態）と比較レンジ（ウォブル信号周期検出器86より入力されるウォブル信号の周期の、この範囲に入っていればよいと言うレンジ）に基づいて、ディスク1が所定の回転速度で回転している状態で発生されるPLLクロックの周期を生成し、比較器134に出力する。

【0071】スイッチ89は、ドライブ制御マイクロコンピュータ42により制御され、ディスク1の回転速度が検出できたことを示す信号が、ウォブル信号周期検出器86より入力されるまでの状態では、端子89bに接続され、ディスク1の回転速度が検出できたことを示す信号が、ウォブル信号周期検出器86より入力されると、端子89aに接続される。

【0072】比較器134は、周期検出器132より入力されるPLLブロック91より入力されたPLLクロックを360分の1に分周した信号の周期（以下、入力PLLク

ロック周期と称する）と、ターゲット周期出力器133より入力される、ディスク1が所定の回転速度の状態であるときに検出されるPLLクロックを360分の1に分周した信号の周期（以下、ターゲットPLLクロック周期と称する）とを比較し、入力PLLクロック周期が、ターゲットPLLクロック周期（比較レンジの周期）以内であるとき、ディスク1は、所定の回転速度で回転しているものとみなし、その旨を知らせる信号をコントローラ85に出力する。この信号に基づいて、コントローラ85は、ウォブル補間部82のウォブル補間処理を開始させる。

【0073】次に、図5のフローチャートを参照して、PLLロック処理について説明する。

【0074】ステップS1において、ドライブ制御マイクロコンピュータ42は、スイッチ88を制御して、端子88bに接続させると共に、スイッチ89を制御して、端子89bに接続する。この状態で、1/Mカウンタリファレンスジェネレータ83、および、ターゲット周期出力器133は、ドライブ制御マイクロコンピュータ42からの制御信号に基づいて、それぞれ、MCKのクロック信号をPLL引き込み周波数の信号に変換してPLLブロック91に出力し、ターゲットとなるPLLクロックの周期の信号を比較器134に出力する。

【0075】ステップS2において、ウォブル信号周期検出器86は、ウォブル信号周期検出処理を実行する。

【0076】ここで、図6のフローチャートを参照して、ウォブル信号周期検出処理について説明する。ステップS21において、周期検出器121は、MCKに基づいて、コンパレータ63より入力された2値化されたウォブル信号より周期を測定し、ピーク検出器122に出力する。すなわち、図7（A）で示すように、ウォブル信号がコンパレータ63より入力された場合、時刻t1乃至時刻t2、時刻t2乃至時刻t3・・・のそれぞれの周期が順次計測され、図7（B）で示すように、図7（B）のBに示す期間（時刻t2乃至時刻t3に対応する期間）では、周期検出器121は、時刻t1乃至時刻t2の周期（時間（t2-t1））を出力する。

【0077】ここで、図7（A）は、コンパレータ63より入力されるウォブル信号の波形、図7（B）は、ウォブル信号に基づいて検出された周期が出力される期間、図7（C）は、ピーク検出タイミング、図7（D）は、ボトム検出タイミング、図7（E）は、図7（C）のピーク検出タイミングで検出された最大周期が出力される期間、図7（F）は、図7（D）のボトム検出タイミングで検出された最小周期が出力される期間を、それぞれ示したものである。また、図7（B）中の「\*」が付された期間は、図7（A）で示すウォブル信号にドロップアウトが生じた期間を示している。

【0078】例えば、図中Cで示される期間は、周期検出器121は、時刻t2乃至時刻t3の周期（時間（t

3-t2) ) を出力する。すなわち、周期検出器 121 は、図 7 (B) で示す、A, B, C, . . . の期間について、図 7 (A) に対して、1 周期遅れたタイミングで、その前の周期を出力している。しかしながら、図 7 (A) に示すように、時刻 t4 における点線で示されたように、本来入力されるべきウォブル信号が何らかの原因でドロップアウトしてしまった場合、計測される周期は、時間 (t5-t3) である。従って、図 7 (B) の D で示される期間には、A, B の期間の約 2 倍の周期 (時間 (t5-t3) ) が入力されることになる。また、図 7 (C) の C の期間は、通常の周期の約 2 倍となり、その間に出力される周期は、時間 (t3-t2) である。すなわち、通常より長い期間にわたり、同じ周期の値が出力されることになる。さらに、時刻 t9, t10 のタイミングのように、2 回連続で、入力されるべきウォブル信号がドロップアウトした場合にも同様に示して、図 7 (B) で示す次のタイミングとなる H に示す期間には、周期として時間 (t11-t8) が出力されることになる。

【0079】ステップ S22 において、ピーク検出器 122 は、所定の時間間隔毎に入力された周期のピーク周期 (最大周期) を検出し、ボトム検出器 124 に出力する。すなわち、図 7 (C) で示すように、例えば、所定の時間間隔を通常のウォブル信号の約 6 周期分とした場合、ピーク検出タイミング (図中の矢印) は、通常のウォブル信号の約 6 周期毎になる。このとき、その前のピーク検出タイミングから順次検出された周期のうち、最も長い周期 (最大周期) を抽出して、ボトム検出器 124 に出力する。図 7 (B) の場合、図 7 (C) で示すように時刻 t7 において、ピークの検出タイミングとなり、その前の時刻 t1 におけるピーク検出タイミングからの期間 (時刻 t1 乃至時刻 t7 の 6 周期の期間) で検出された最大周期を検出して図 7 (E) で示すように、ボトム検出器 124 に出力する。今の場合、図 7 (A) の期間 D に出力される、時間 (t5-t3) が、時刻 t7 におけるピーク検出タイミングの最大周期として出力されることになる。同様に示して、図 7 (C) で示すように時刻 t13 におけるピーク検出タイミングにおいては、ピーク検出器 122 が、時刻 t7 から時刻 t13 までの期間で、最大周期となる値を抽出する。今の場合、図 7 (B) の期間 H で検出された時間 (t11-t8) が最大周期となるので、図 7 (E) で示すように、その値が時刻 t13 乃至 t19 において、ボトム検出器 124 に出力される。

【0080】さらに、図 7 (C) で示すように、時刻 t19 における、ピーク検出タイミングでは、ピーク検出器 122 は、時刻 t7 から時刻 t13 までの期間で、最大周期となる値を抽出する。今の場合、図 7 (B) の期間 H で検出された時間 (t11-t8) が最大周期として、図 7 (E) で示すように、その値が時刻 t13 乃至

t19 において、ボトム検出器 124 に出力される。

【0081】また、図 7 (C) で示すように、時刻 t25 における、ピーク検出タイミングでは、ピーク検出器 122 は、時刻 t19 から時刻 t25 までの期間で、最大周期となる値を抽出する。今の場合、図 7 (B) の期間 J 乃至 O においては、図 7 (A) に示すように、ウォブル信号の中にドロップアウトした波形は存在しないので、期間 J 乃至 O のいずれも、ほぼ同じ値の周期が検出されていることになるが、例えば、期間 M で出力される時間 (t16-t15) が最大周期であるとする、図 7 (E) で示すように、その値が時刻 t19 乃至 t25 において、ボトム検出器 124 に出力される。このような処理により、検出されたウォブル信号中の極短時間のノイズや誤り信号を除去することができる。

【0082】ステップ S23 において、ボトム検出器 124 は、ピーク検出器 122 より順次入力される周期のうち、ピーク検出器 122 の所定の時間間隔よりもさらに十分に長い所定の時間間隔で、最も短い周期 (最小周期) を抽出し、ドライブ制御マイクロコンピュータ 4

2、スイッチ 89 の端子 89a、および、スイッチ 88 の端子 88a に出力する。すなわち、例えば、図 7 (D) で示すように、ボトム検出タイミングの間隔を通常のウォブル信号の約 18 周期毎とするとき、時刻 t25 におけるボトム検出タイミングでは、その前の時刻 t7 におけるボトム検出タイミングからの期間 (時刻 t7 乃至時刻 t25 の 18 周期の期間) で検出された最小周期を検出して図 7 (F) で示すように、ボトム検出器 124 に出力する。今の場合、図 7 (E) の期間 M (時刻 t19 乃至 t25) に出力される、時間 (t16-t15) が、時刻 t25 におけるボトム検出タイミングの最小周期として出力されることになる。すなわち、ピーク検出器 122 と逆の処理が繰り返される。以降同様な処理により、約 18 周期の期間毎のボトム検出タイミングで、最小周期が選択されて出力される。このため、例えば、図 7 (E) で示すように、ドロップアウトによって、本来のウォブル信号の周期よりも長い周期として検出された、期間 D, H の周期が除去されることになり、本来のウォブル信号の周期に最も近い期間 M の周期の値が出力される。

【0083】結果として、ピーク検出器 122 により極短時間のノイズなどの誤り信号が除去され、さらに、ボトム検出器 124 によりドロップアウトにより誤って検出される周期が除去されることになるので、その時点でのウォブル信号の周期に最も近い周期を、そのときの回転速度として検出することが可能となる。ただし、ピーク検出器 122、および、ボトム検出器 124 により検出される周期は、ウォブル信号の各周期の代表値を検出しているものであり、高い精度でディスク 1 の回転速度を求めることはできないが、回転速度とは無関係に安定したディスク 1 の回転速度の検出が可能となる。

【0084】ここで、図5のフローチャートの説明に戻る。

【0085】ステップS3において、ドライブ制御マイクロコンピュータ42は、ウォブル信号周期検出器86よりウォブル信号の周期を示す信号が入力されることを検知し、スイッチ88を端子88aに接続し、スイッチ89を端子89aに接続する。その結果、ウォブル信号周期検出器86より出力されるウォブル信号の周期の信号は、スイッチ88を介して、1/Mカウンタリファレンスジェネレータ83、および、スイッチ89を介して

PLLクロック確認部87に出力される。

【0086】ステップS4において、1/Mカウンタリファレンスジェネレータ83は、ウォブル信号周期検出器86より入力される周期の信号（ディスク1のラフな回転速度に相当する信号）に基づいて、1/Mの分周率を所定の値に設定し、今現在のディスク1の回転速度に対応した引き込み周波数を決定し、その周波数に対応する信号を生成して、PLLブロック91に出力する。ステップS5において、PLLブロック91は、この信号に基づいてPLLクロックを生成して、タイミングカウンタ112、および、PLLクロック確認部87などに出力する。

【0087】ステップS6において、PLLクロック確認部87は、PLLクロック確認処理を実行する。ここで、図8のフローチャートを参照して、PLLクロック確認処理について説明する。ステップS31において、PLLクロック確認部87の1/N分周器131は、PLLブロック91より入力されるPLLクロックを1/N（=1/360）に分周し、周期検出器132に出力する。

【0088】ステップS32において、周期検出器132は、1/N分周器131より入力された信号の周期を検出して、比較器134に出力する。ステップS33において、ターゲット周期出力器133は、ウォブル信号周期検出器86より入力されるウォブル信号の周期の信号に基づいて、ターゲット（目標値）となるディスク1の回転速度に対応する周期を生成して、比較器133に出力する。

【0089】ステップS34において、比較器134は、周期検出器132より入力されるPLLクロックが分周された信号の周期と、ターゲットとなるディスク1の回転速度に対応する周期とを比較し、その差が所定の範囲以内であるかを判定し、所定の範囲内となつたと判定した場合、その処理は、ステップS35に進む。

【0090】ステップS35において、比較器134は、PLLブロック91が、所定範囲内の周波数のクロック信号を出力しているとみなし、その旨をコントローラ85に通知する信号を出力する。

【0091】すなわち、PLLクロック確認処理により、P

LLのクロック周波数がディスク1の回転速度におよそ一致したことを認識することになる。

【0092】ここで、図5のフローチャートの説明に戻る。

【0093】ステップS7において、図9（E）で示すように、時刻t103において、PLLクロックが所定の周波数の信号となったことを示す信号が、PLLクロック確認部87の比較器134より入力される（図8のフローチャートのステップS35の処理）ので、この信号に基づいて、コントローラ85は、ウィンドウパルス発生器113、および、ウォブル信号発生器114を制御して、ウォブル補間処理を開始させる。

【0094】尚、図9（A）は、2値化されたウォブル信号、図9（B）は、ウィンドウパルス発生器113により発生されるウィンドウパルス、図9（C）は、エッジ検出器81により検出されるエッジ検出タイミング、図9（D）は、ウォブル信号発生器114により発生される補間されたウォブル信号、図9（E）は、PLL確認部87の比較器134より出力されるPLLクロックが所定の周波数のクロック信号となったことを示す信号、図9（F）は、PLLクロックがロックされたことを示す信号を、それぞれ示している。

【0095】ここで、図10のフローチャートを参照して、ウォブル補間処理について説明する。

【0096】ステップS51において、エッジ検出器81は、コンパレータ63より入力された信号からエッジを検出して、AND回路111に出力する。ステップS52において、ウィンドウパルス発生器113は、図9（E）で示すように、時刻t103において、PLLクロックが所定の周波数に達したことを示す信号が入力された（Highの状態になった）ので、ウォブル補間部82のウィンドウパルス発生器113は、図9（B）で示すように、開放ウィンドウパルスを発生しAND回路111に出力する。

【0097】ステップS53において、コントローラ85は、AND回路111からの出力信号を監視して、ウィンドウパルス内でエッジが検出されたか否かを判定し、例えば、図9（B）、図9（C）で示すように、時刻t105において、ウィンドウパルス内にエッジが検出された場合、その処理は、ステップS54に進む。

【0098】ステップS54において、AND回路111は、所定のタイミングを示す値をタイミングカウンタ112に出力する。より詳細には、この処理は、コントローラ85が、ウィンドウパルス内にエッジを検出したタイミングで処理されている。

【0099】ステップS55において、タイミングカウンタ112は、AND回路111より入力された値に基づいて、基準信号を生成し、ウィンドウパルス発生器113、および、ウォブル信号発生器114に出力する。

【0100】ステップS56において、ウィンドウパル

ス発生器113、および、ウォブル信号発生器114は、タイミングカウンタ112より入力される基準信号に基づいて、ウィンドウパルスとAND回路111に、ウォブル信号をスイッチ84の端子84aに出力する。

【0101】ステップS57において、コントローラ85は、再び補間処理の開始が指令されたか否かを判定し、再び補間処理の開始が指令されなかったと判定した場合、その処理は、ステップS53に戻る。また、ステップS57において、再び補間処理の開始が指令されたと判定された場合、その処理は、ステップS51に戻り、それ以降の処理が繰り返される。

【0102】ステップS53において、例えば、図9(A)の時刻t115のタイミングに示すように、2倍化されたウォブル信号が検出されなかった(Highにならなかった)場合、図9(C)で示すように、エッジが検出されないため、図9(B)で示すようにウィンドウパルス内にエッジが検出されないことになるので、その処理は、ステップS58に進む。

【0103】ステップS58において、タイミングカウンタ112は、PLLブロック91より入力されるPLLクロックに基づいて、基準信号を発生し、ウィンドウパルス発生器113、および、ウォブル信号発生器114に出力する。この処理により、図9(C)の時刻t115において、エッジが検出されなかったときでも、図9

(D)で示すように時刻t175において、ウォブル信号が出力される。

【0104】尚、このウォブル補間処理については、PLLロック処理とは、独立に並行して実行される処理である。

【0105】ここで、図5のフローチャートの説明に戻る。ステップS8において、コントローラ85は、ウィンドウパルス内に連続してX回エッジを検出したか否かを判定し、例えば、X=2とした場合、図9(B)、

(C)で示すように、時刻t132乃至t133のウィンドウパルス内で時刻t107のエッジを検出し、続く時刻t133乃至t134のウィンドウパルス内で時刻t108のエッジを検出すると、コントローラ85は、ウィンドウパルス内に2回連続してエッジが検出されたと判定し、ステップS9において、スイッチ84を制御して端子84aに接続する。すなわち、エッジが2回連続でウィンドウパルス内で検出されることで、1/Mカウンタリファレンスジェネレータ83により発生される引き込み周波数信号によりPLLブロック91で発生されるPLLクロックによる動作により、ディスク1の回転速度が、安定的な回転速度に達したものと判定し、PLLブロック91への引き込み周波数信号を1/Mカウンタリファレンスジェネレータ83より供給されるものから、ウォブル信号発生器114により発生されるウォブル信号に切替える。

【0106】ステップS10において、コントローラ8

5は、再び、ウィンドウパルス内にY回連続してエッジが検出されたか否かを判定し、例えば、Y=2の場合、図9(B)、(C)で示すように、時刻t134乃至t135のウィンドウパルス内で時刻t109のエッジを検出し、続く時刻t135乃至t136のウィンドウパルス内で時刻t110のエッジを検出すると、コントローラ85は、ウィンドウパルス内に2回連続してエッジが検出されたと判定し、その処理を終了する。すなわち、ステップS9の処理で、PLLブロック91にウォブル信号発生器114よりウォブル信号を供給する状態で、連続的にエッジがウィンドウパルス内で検出されるか否かを判定し、エッジがウィンドウパルス内で連続的に検出されることにより、ウォブル補間部82が安定的に保護動作を実行していることを確認している。

【0107】ステップS8、S10の処理で、X回連続で、または、Y回連続で、ウィンドウパルス内にエッジが検出されなかった場合、その処理は、ステップS1に戻り、それ以降の処理が繰り返される。すなわち、ディスク1が安定した回転速度で回転していないとみなし、最初の動作から処理がやり直しされる。

【0108】以上の処理により、ウォブル補間部82は、ディスク1の回転速度が所定の回転速度に達しないと、安定的にウォブル信号を発生して、PLLブロック91に供給することができないので、ディスク1の回転速度が所定の回転速度に達するまでの間、ウォブル信号周期検出器86より検出されるディスク1の回転速度のおよその値に基づいて、1/Mカウンタリファレンスジェネレータ83より対応する引き込み信号を発生させて、PLLブロック91に供給させている。結果として、これまでは、ディスク1の回転速度が所定の回転速度に達するまでは、PLLブロック91が、PLLクロックを出力することができず、PLLクロックに基づいたその他の処理が実行できない状態であったが、ウォブル信号周期検出器86を設けることにより、ディスク1の回転速度によらず、PLLブロック91への引き込み信号の供給が可能となり、さらに、PLLクロック確認部134により、PLLクロックが所定のクロック信号となったか否かが確認できるので、ウォブル補間部82により処理ができる状態になったタイミングで、PLLブロック91への引き込み信号をウォブル発生器113より供給されるウォブル信号に切替えることが可能となっている。

【0109】また、図11に示すように、ZCLVフォーマットのディスク1を使用する場合、ウォブル信号周期検出器86により、ディスク1の回転速度(ウォブル信号の周期)を認識することができるので、各ゾーン毎の回転速度をドライブ制御マイクロコンピュータ42がテーブルとして記憶しておけば、光学ブロック47が今現在ディスク1の、どのゾーン(Zone)で記録処理、または、再生処理を実行しているのかを推定することができる。すなわち、例えば、図11のグループエリア13に



情報が記録されている場合、グループエリア 13 のアドレスエリア 11 a 乃至 11 b のゾーンをゾーン 0、グループエリア 13 のアドレスエリア 11 b 乃至 11 c のゾーンをゾーン 1、グループエリア 13 のアドレスエリア 11 c 乃至 11 d のゾーンをゾーン 2・・・といったようにゾーンを設定したとき、各ゾーンでのウォブル信号の周期を、図 12 に示すようなテーブルとして記憶しているものとする。ここで、図 12 では、光学ブロック 47 がゾーン 5 に位置した状態のときの回転速度における各ゾーン毎のウォブル信号の周期が MCK のカウント数として示されており、ゾーン 0 では 246 回、ゾーン 1 では 264 回、ゾーン 2 では 288 回、ゾーン 3 では 312 回、ゾーン 4 では 336 回、ゾーン 5 では 360 回、ゾーン 6 では 384 回、ゾーン 7 では 408 回、ゾーン 8 では 432 回、および、ゾーン 9 では 456 回として、それぞれ記憶されていることが示されている。

【0110】その結果、例えば、ウォブル信号周期検出器 86 より供給される周期が、360 回であったとすれば、ドライブ制御マイクロコントローラ 42 は、アドレスエリア 11 の情報を読み出すことなく、光学ブロック 47 が今現在ディスク 1 上のゾーン 5 付近の位置で、記録処理、または、再生処理を実行していることを把握することができる。

【0111】また、図 12 に示した例以外にも、ディスク 1 の回転状態により、それぞれのゾーンの回転速度（周期）を示す情報をテーブルとして予め記憶しておくことで、アドレスエリアの情報を読み込むことなく、光学ブロック 47 の記録処理、または、再生処理を行っているディスク 1 上の位置を検出することができる。さらに、ゾーン毎の回転数ではなく、中心位置からの半径距離を求めることも同様の手法で可能である。

【0112】また、ドライブ制御マイクロコンピュータ 42 は、ウォブル信号周期検出器 86 より入力されるウォブル信号の周期に基づいて、BPF の中心周波数を制御するようにすることで、ディスク 1 の回転速度に応じた信号抽出が可能となり、より安定したウォブル信号を検出することが可能となる。

【0113】以上によれば、ディスク 1 上のウォブル信号を計測し、そのおよその周期（回転速度）から PLL ブロック 91 の引き込み周波数を決定し、対応する信号を生成することで、ディスク 1 が正規の回転速度に達さない状況下でも、PLL ブロック 91 に引き込み周波数の信号を供給することができ、迅速な PLL クロックの発生を可能にすることができる。また、ディスク 1 が ZCLV フォーマットである場合、およそのウォブル信号の周期を求めることができるので、予めゾーン毎のウォブル信号の周期をテーブルとして記憶しておくことにより、アドレスエリアに記録されているアドレス情報を読み出すことなく、光学ブロック 47 がディスク 1 上のどのゾーンで記録、または、再生処理を実行しているかを把握するこ

とができる。

【0114】上述した一連の処理は、ハードウェアにより実行させることもできるが、ソフトウェアにより実行させることもできる。一連の処理をソフトウェアにより実行させる場合には、そのソフトウェアを構成するプログラムが、専用のハードウェアに組み込まれているコンピュータ、または、各種のプログラムをインストールすることで、各種の機能を実行させることが可能な、例えば汎用のパーソナルコンピュータなどに記録媒体からインストールされる。

【0115】図 13 は、デジタルビデオカメラをソフトウェアにより実現する場合のパーソナルコンピュータの一実施の形態の構成を示している。パーソナルコンピュータの CPU 201 は、パーソナルコンピュータの全体の動作を制御する。また、CPU 201 は、バス 204 および入出力インタフェース 205 を介してユーザからキーボードやマウスなどからなる入力部 206 から指令が入力されると、それに対応して ROM (Read Only Memory) 202 に格納されているプログラムを実行する。あるいはまた、CPU 201 は、ドライブ 210 に接続された磁気ディスク 211、光ディスク 212、光磁気ディスク 213、または半導体メモリ 214 から読み出され、記憶部 208 にインストールされたプログラムを、RAM (Random Access Memory) 203 にロードして実行する。これにより、上述した情報記録再生装置の機能が、ソフトウェアにより実現されている。さらに、CPU 201 は、通信部 209 を制御して、外部と通信し、データの授受を実行する。

【0116】プログラムが記録されている記録媒体は、図 13 に示すように、コンピュータとは別に、ユーザにプログラムを提供するために配布される、プログラムが記録されている磁気ディスク 211（フレキシブルディスクを含む）、光ディスク 212（CD-ROM (Compact Disc-Read Only Memory)、DVD (Digital Versatile Disc) を含む）、光磁気ディスク 213（MD (Mini-Disc) を含む）、もしくは半導体メモリ 214 などよりなるパッケージメディアにより構成されるだけでなく、コンピュータに予め組み込まれた状態でユーザに提供される、プログラムが記録されている ROM 202 や、記憶部 208 に含まれるハードディスクなどで構成される。

【0117】尚、本明細書において、記録媒体に記録されるプログラムを記述するステップは、記載された順序に沿って時系列的に行われる処理は、もちろん、必ずしも時系列的に処理されなくとも、並列的あるいは個別に実行される処理を含むものである。

【0118】

【発明の効果】本発明の情報記録再生装置および方法、並びにプログラムによれば、ディスク状記録媒体上のトラッキングに使用されるウォブルを検出し、検出ウォブル信号を生成し、検出ウォブル信号の周期を測定し、測

定した周期から、第1の時間間隔毎の最大周期を検出し、検出した最大周期から、第2の時間間隔毎の最小周期を検出し、検出した最小周期に基づいて、PLL回路に引き込み周波数の信号を供給するようにしたので、ディスク状記録媒体が正規の回転速度に達さない状況下でも、迅速なPLLクロックを発生させることが可能となる。また、ディスク状記録媒体がZCLVフォーマットである場合、予めゾーン毎のウォブル信号の周期をテーブルとして記憶しておくことにより、アドレスエリアに記録されているアドレス情報を読み出すことなく、光学ブ

【図面の簡単な説明】

【図1】ディスク状記録媒体の構成を示す図である。

【図2】ウォブル信号の2値化を説明するタイミングチャートである。

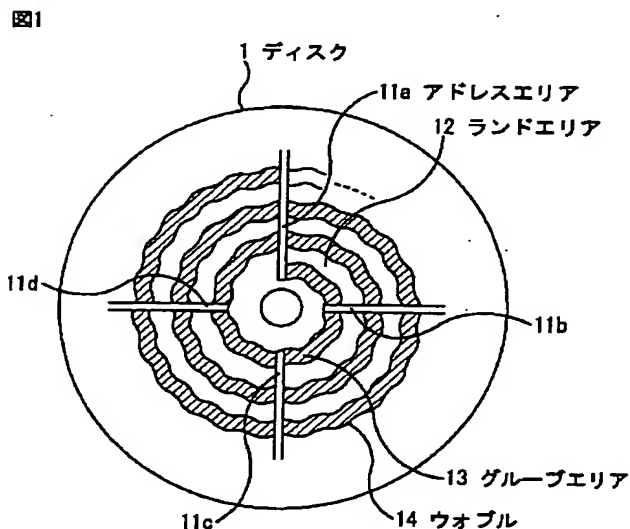
【図3】デジタル情報記録再生装置の構成を示すブロック図である。

【図4】タイミング発生回路の構成を示すブロック図である。

【図5】PLLロック処理を説明するフローチャートである。

【図6】ウォブル信号周期検出処理を説明するフローチャートである。

【図1】



【図7】ウォブル信号周期検出処理を説明するタイミングチャートである。

【図8】PLLクロック確認処理を説明するフローチャートである。

【図9】PLLロック処理を説明するタイミングチャートである。

【図10】ウォブル補間処理を説明するフローチャートである。

【図11】ディスク状記録媒体の構成を示す図である。

【図12】ディスク状記録媒体のゾーン毎のカウンタの値の例を示す図である。

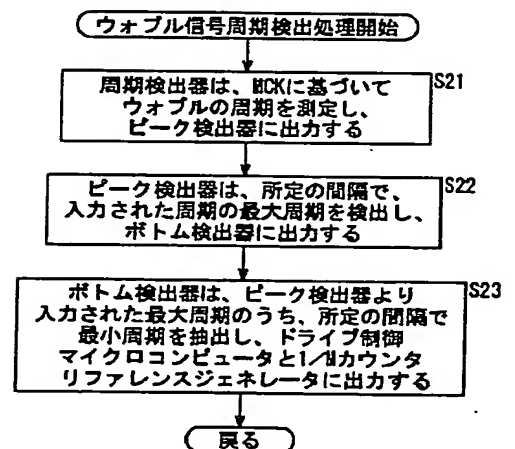
【図13】媒体を説明する図である。

【符号の説明】

46 タイミング発生回路, 81 エッジ検出器, 82 ウォブル補間部, 83 1/Mカウンタリファレンスジェネレータ, 84 スイッチ, 85 コントローラ, 86 ウォブル信号周期検出器, 87 PLLクロック確認部, 91 PLLブロック, 101 位相比較器, 102 ループフィルタ, 103 VCO, 104 1/N分周器, 111 AND回路, 112 タイミングカウンタ, 113 ウィンドウパルス発生器, 114 ウォブル信号発生器, 121 周期測定器, 122 ピーク検出器, 123 タイミングジェネレータ, 124 ボトム検出器, 131 1/N分周器, 132 周期検出器, 133 ターゲット周期出力器, 134 比較器

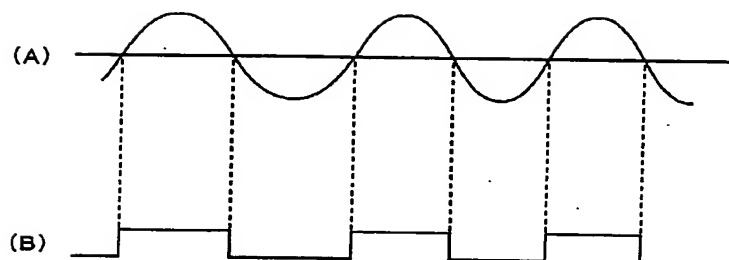
【図6】

図6



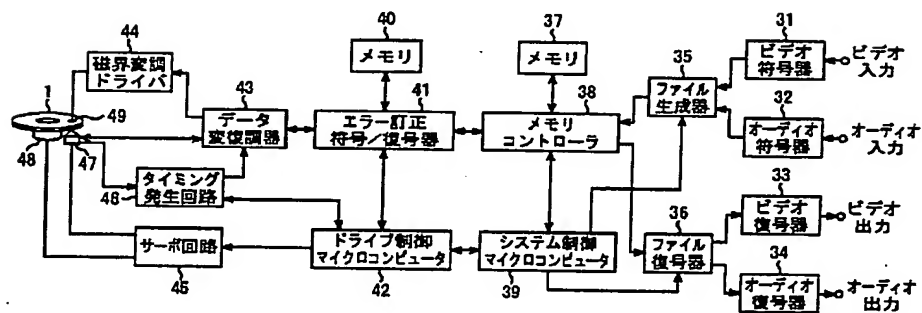
【図2】

図2



【図3】

図3



【図7】

図7

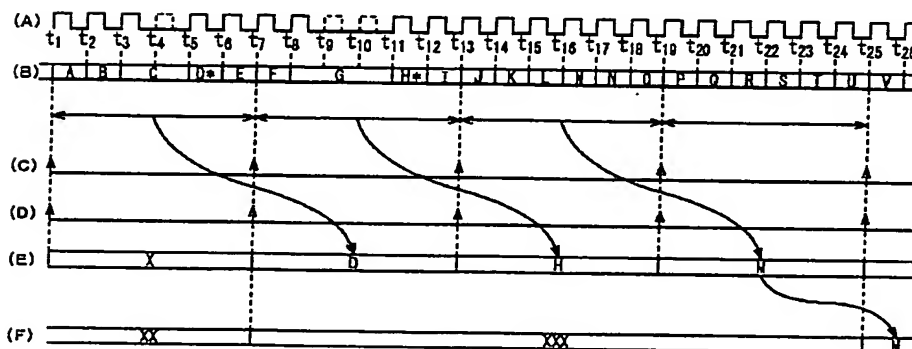
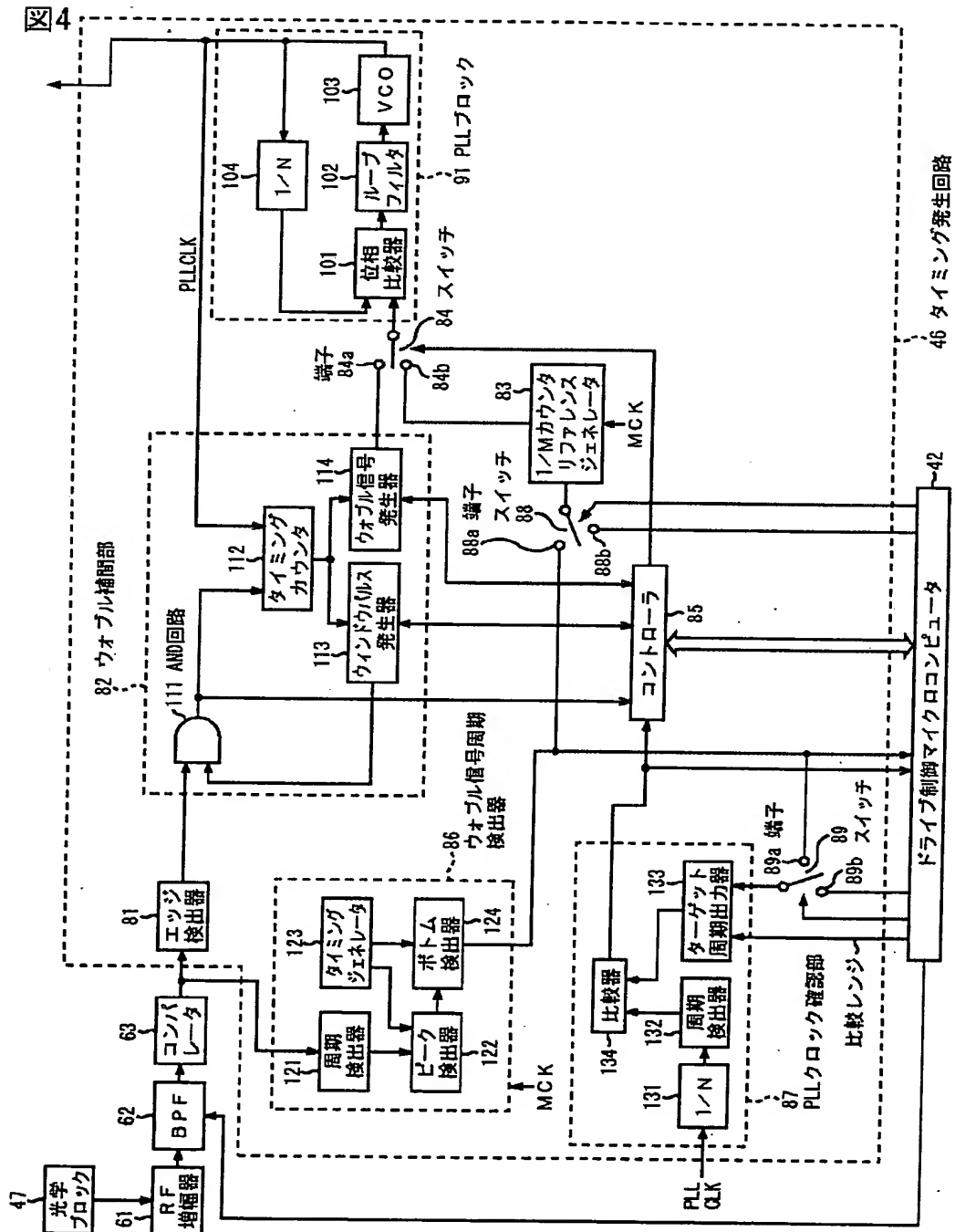
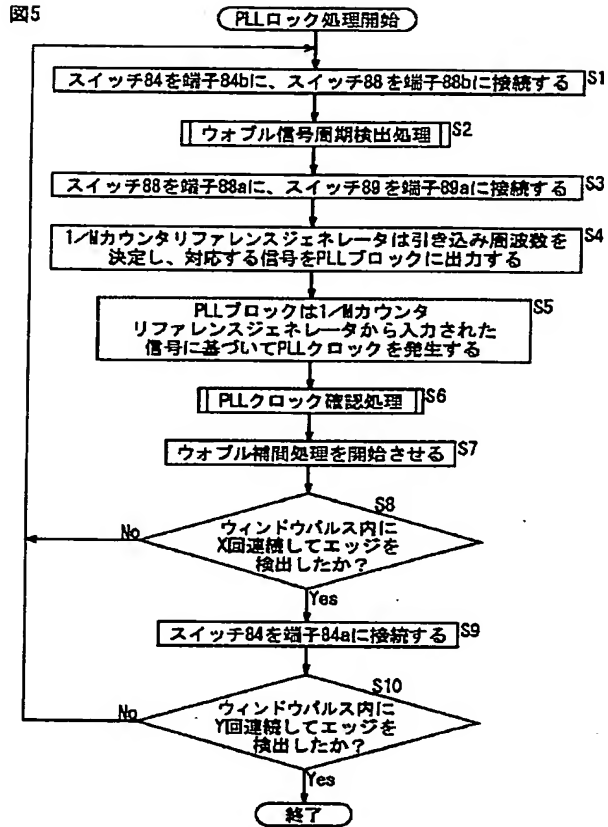


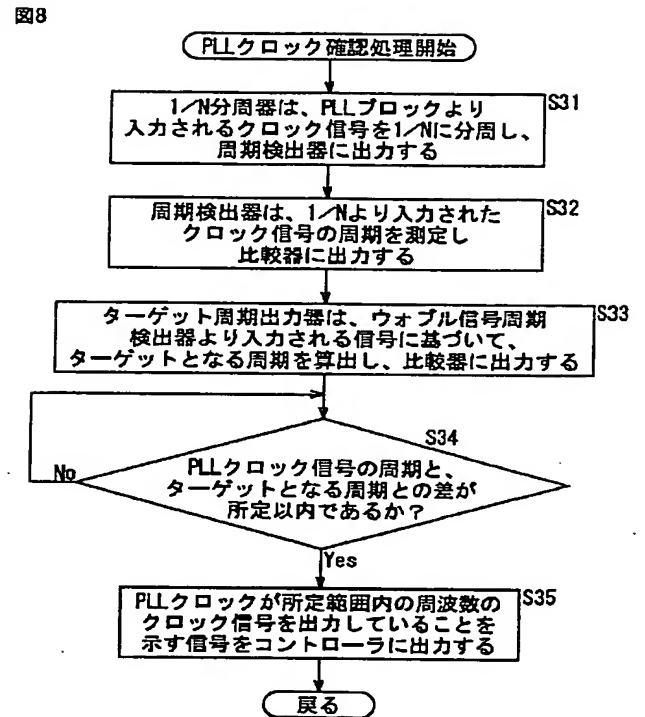
图4



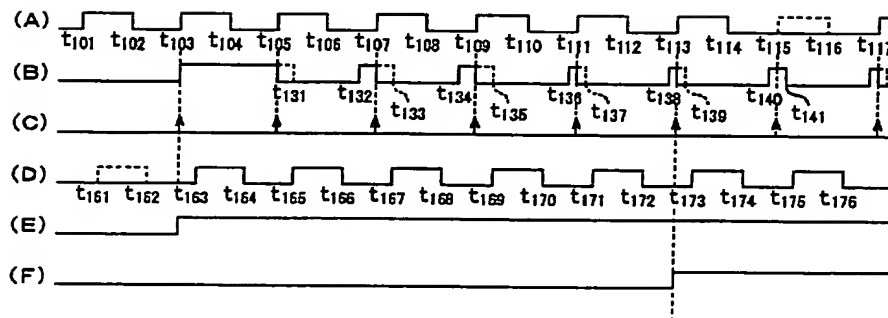
【図5】



【図8】

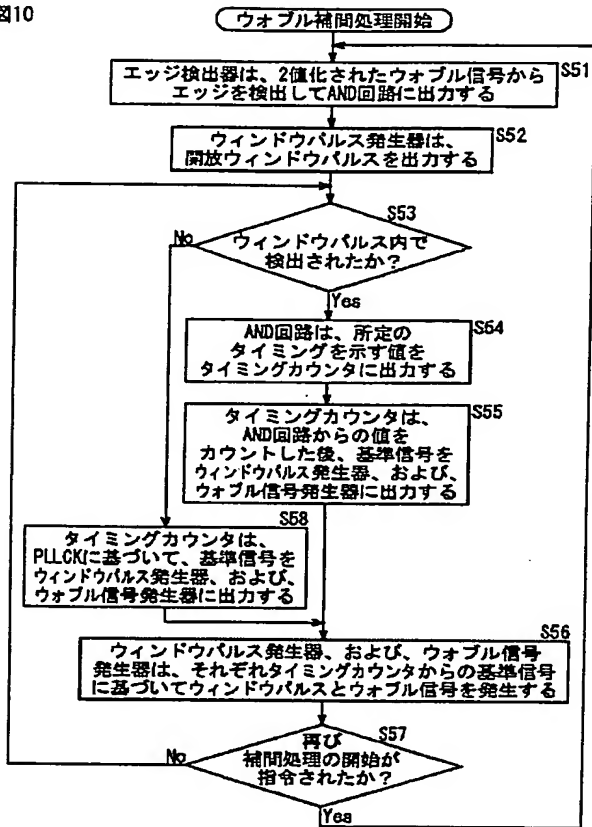


【図9】



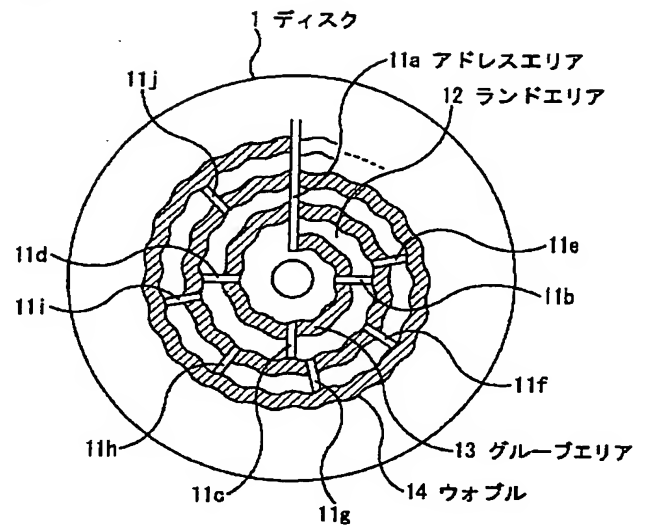
【図10】

図10



【図11】

図11



【図12】

図12

Zone	0	1	2	3	4	5	6	7	8	9
Count Value	246	264	288	312	336	360	384	408	432	456



【図 13】

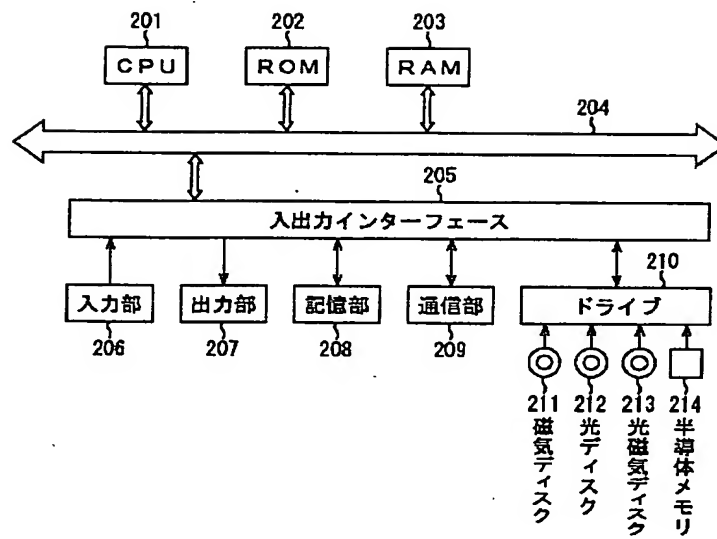


図13